

一、简介

本应用笔记介绍了 GIANTEC 的 34 系列 EEPROM 在应用设计上所需要注意的一些事项。主要内容包括以下几个方面：

- 电源供应及复位；
- 节电设计；
- 输入输出线路配置；
- Write Cycle 的检测；
- 写保护的应用；
- 34TSC02 温度传感器应用；
- 数据吞吐量；
- 典型应用的原理图；
- PCB Layout 的注意事项；
- 软件的参考设计。

二、电源供应及复位

GIANTEC 的 34 系列 EEPROM 可以在其工作电压范围内的稳定电压值正常的工作，在相关的应用上，需要注意以下几点：

1. 保证电源的稳定

为保证 EEPROM 工作电压的稳定，推荐做法是在 EEPROM 的 VCC 脚接一个 $0.1\mu\text{f}$ 的去耦电容（如图 1 所示），以降低 Vcc 上的干扰，另外，上拉电阻的上拉电源最好与 EEPROM 采用相同的 Vcc。

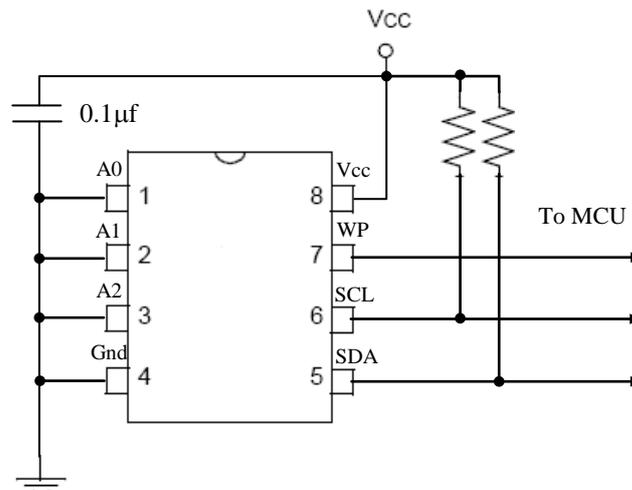


图 1. GIANTEC 34C02 EEPROM 建议连接

2. 上电复位

在上电时，当电压达到 EEPROM 的上电复位下限时，EEPROM 内部的复位电路被激活，但要正常操作 EEPROM，需要等到电压上升到 EEPROM 的正常工作范围之内并保持稳定以后，因此上电时，应该保证 VCC 由 0V 一直上升到其正常工作电压，而不应该保持在某一不确定的电位。此外，还应保证在 MCU 操作 EEPROM 之前，EEPROM 的工作电压已经在其正常工作范围之内，并保持稳定，其正常工作电压范围可以参考对应型号的 Datasheet。上电复位之后，EEPROM 内部的地址计数器将被复位。（如图 2 所示）为减小异常的上电复位对 EEPROM 的影响（例如 EEPROM 上电复位期间遇到较强的干扰信号，对 EEPROM 开始进行误操作），通常推荐在 EEPROM 上电复位后，由 MCU 立即对其进行一次软件复位，确保其复位在待机模式。

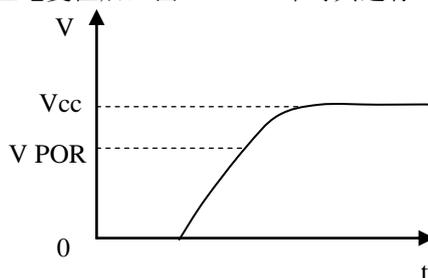


图 2. 上电复位示意图

3. 掉电复位

掉电复位的效果与上电复位基本相同，但意外的掉电将会对 EEPROM 的正常操作产生一定的影响，因此在实际应用中，还需要注意下面所列的几种情况：

- 1) 掉电电压大于 MCU 的电压下限，小于 EEPROM 的电压下限，此时 EEPROM 可能会发生掉电复位，但 MCU 仍可以照常工作（如图 3 所示）。这种情况可能会造成 MCU 对 EEPROM 的操作不当，并且如果此时 MCU 与 EEPROM 正在通讯，更有可能造成数据的丢失。发生这种情况后，可以设法使 EEPROM 的 Vcc 先降到 0V 再回拉至正常工作电压，以确保 EEPROM 能真正复位，从而避免后续对 EEPROM 的错误操作。

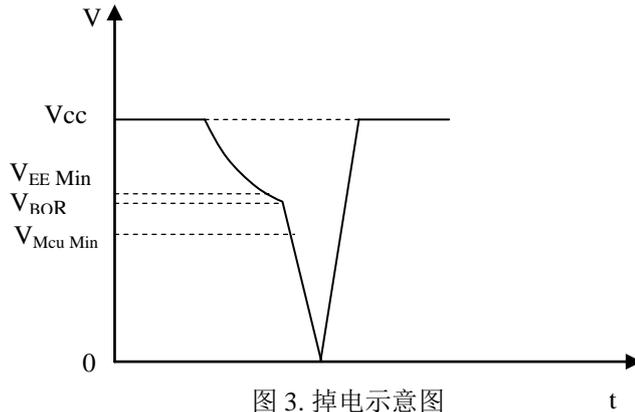


图 3. 掉电示意图

- 2) 掉电电压小于 MCU 的电压下限，大于 EEPROM 的电压下限，此时 MCU 可能发生掉电复位，但 EEPROM 仍可照常工作。（如图 4 所示）这种情况可能会造成的影响同第一种情况。这种情况发生后，可以将 MCU 与 EEPROM 的 Vcc 都先降到 0V 再回拉至各自的正常工作电压，以便能统一 MCU 与 EEPROM 的初始状态。

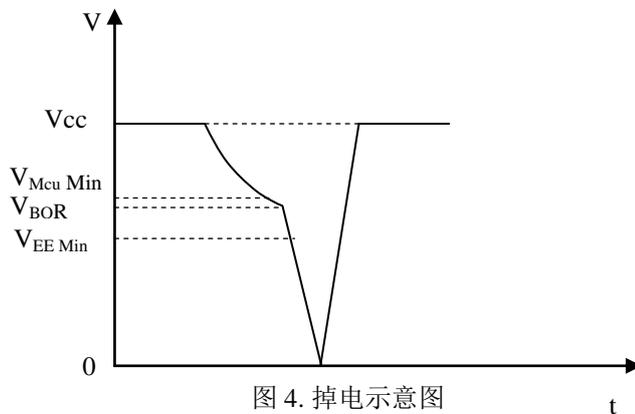


图 4. 掉电示意图

- 3) 掉电电压小于 MCU 和 EEPROM 两者的电压下限，此时两者都可能发生掉电复位。（如图 5 所示）如果此时 MCU 与 EEPROM 正在通讯，则可能会造成数据的丢失。这种情况发生后，可以将 MCU 与 EEPROM 的 Vcc 均拉至 0V 然后再拉回双方各自的正常工作电压，以保证 MCU 与 EEPROM 的真正复位。

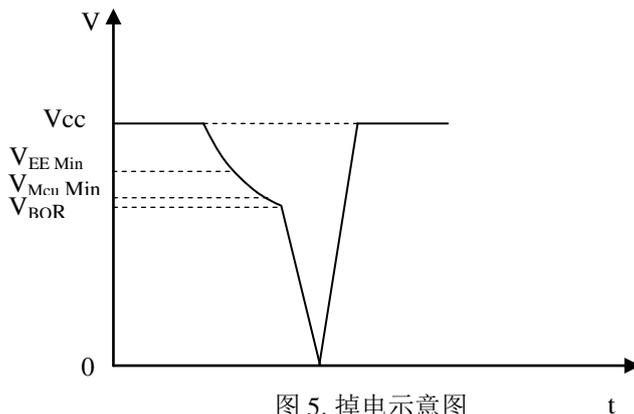


图 5. 掉电示意图

- 掉电发生在 EEPROM 正在写数据时，且掉电电压小于写数据所需的最小电压，大于 EEPROM 的电压下限（如图 6 所示），此时写数据的操作可能不能被正常完成，在这种情况下即便写入了正确的数据，该数据的保存时间也可能要少于 Datasheet 上所述的时间。因此，在这种情况下写入的数据是不可靠的，应用中需要尽量避免此类情况的发生。

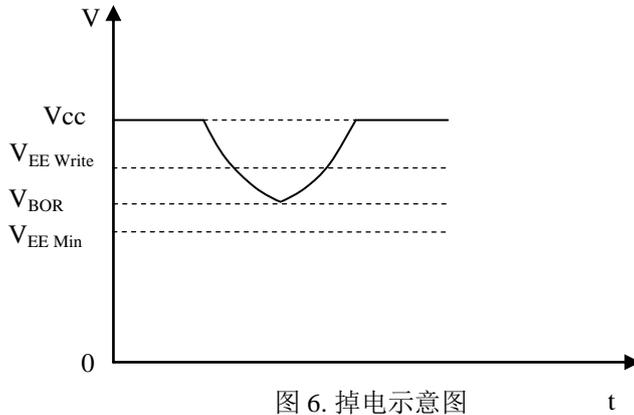


图 6. 掉电示意图

- 掉电时，必须确保在下次上电之前 VCC 电压至少掉至 0.2V 以下（如图 7 所示），以保证下次正确的上电复位。

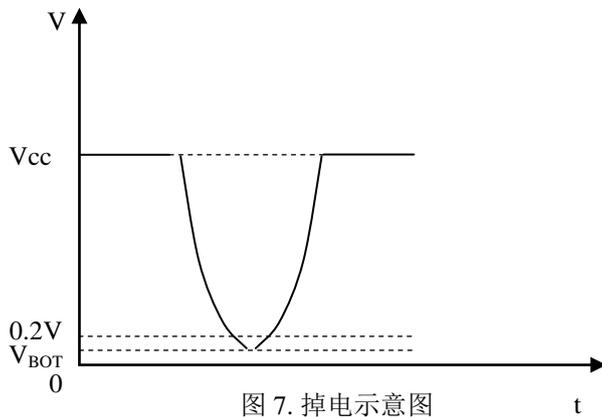


图 7. 掉电示意图

4. 软件复位

当不能确定当前 EEPROM 的状态时以及需要取消 EEPROM 正在执行的操作时，可以采用软件复位的方式使 EEPROM 回到空闲状态。软件复位不能复位 EEPROM 内部地址计数器的值，仅作为取消 EEPROM 正在执行的读写操作的一种较为安全的方法。软件复位是由 Master Device 发出一个 START Condition 所引起的，正在读写过程中的 EEPROM 识别到 START Condition 时，会停止正在执行的操作，但是有两种特殊情况需要注意：

- 如果当 Master Device 发出 START Condition 时，EEPROM 正在执行一个读操作，向 Master Device 发送数据比特 0，此时 SDA 被 EEPROM 拉低，此时 EEPROM 无法检测到这个 START Condition，因此会无法实现软件复位。为了避免这种情况的出现，可以由 Master Device 在发出 START Condition 后再发出连续的 9 个‘1’，确保使发送数据的 EEPROM 接收不到 Master Device 的响应，从而引起内部复位，如图 8 所示。

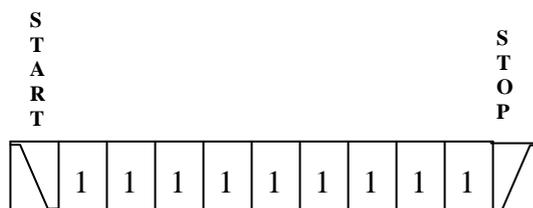


图 8. 软件复位

- 2) 如果 Master Device 发出 START Condition 时, EEPROM 正在响应一个写操作, 把 SDA 拉低, 即使 Master Device 再发出连续的 9 个 ‘1’, 也无法使 EEPROM 内部复位, 此时可在 Master Device 发出连续的 9 个 ‘1’ 后再发出一个 START Condition, 来引起 EEPROM 的内部复位, 如图 9 所示。

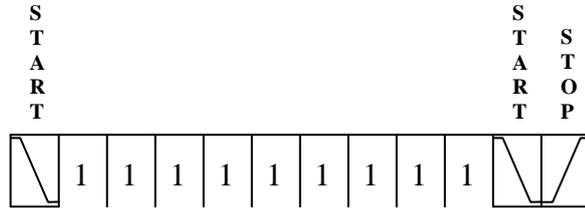


图 9. 软件复位

EEPROM 内部复位后, Master Device 可以再发出一个 STOP Condition 使 EEPROM 进入待机模式。综上所述, 一个完整可靠的软件复位流程应该由 Master Device 发出一个 START Condition, 再发出连续的 9 个 ‘1’, 再发出一个 START Condition 和一个 STOP Condition 所组成, 相关例程可参考第 10 章。

三、节电设计

为使 EEPROM 的工作电源消耗能尽量降到最低, 需要考虑以下几个方面:

- 在不操作 EEPROM 时, 应使其进入待机模式, 因为 EEPROM 在待机模式下的电流消耗比较小。EEPROM 可以在下列三种情况下进入待机模式:
 - 1) 上电复位后, 并一直保持到 SCL 或 SDA 电平变化;
 - 2) 在一个非读操作被发起后, 并收到 STOP 信号后;
 - 3) 在内部写操作完成后。
- EEPROM 的功耗受上拉电阻的影响, 相同条件下, 上拉电阻越高, 功耗越小, 上拉电阻越小, 功耗越大;
- EEPROM 在内部写入时的功耗相对较高, 相比较而言, 在较多数据时, 页写入模式比字节写入模式要花费较少的协议时间和内部写入时间, 因此, 在需要写入较多数据时, 尽量使用页写入的方式, 不仅可以提高写入效率, 还可以降低一定的功耗。同理, 在读取 EEPROM 时, 如果需要读取多个数据, 也可以尽量采用连读的方式, 同样可以提高读取效率和降低读取的功耗。

四、输入输出线路配置

在输入输出线路的配置方面, 为使系统更加稳定, 通常建议为 SDA 与 SCL 选择适当的上拉电阻。对于已经设计好的线路, 如果没有为 SCL 和 SDA 选择上拉电阻, 则推荐在 MCU 上电复位后, 由软件将 SCL 和 SDA 置高, 使 EEPROM 在上电复位后位于一个确定的高电平状态。在设计开始时需要考虑 SDA 及 SCL 上拉电阻的选择, 建议根据以下情况酌情选择:

- 上拉电阻的选择不同将会对 SDA 引脚上的寄生或耦合电容产生一定的影响, 从而影响 SDA 的电平上升时间, 因此可能会对总线传输速度造成一定的影响, 例如当 MCU 读取 EEPROM 时的读取速度过快, SDA 还没有来得及上升到正确的电平状态, 就已经被 MCU 读取, 从而会造成读取错误, 为避免这种情况的发生, 通常需要降低 MCU 的读取速度, 例如降低 MCU 频率或者在读取程序中增加延时, 但采用这种方法会降低 MCU 与 EEPROM 之间的传输效率, 因此可以考虑通过降低上拉电阻值的方法来减少电平上升时间, 从而减少电平上升时间对总线传输速度的影响。一般情况下, 上拉电阻的阻值越小, SDA 的电平上升时间越短, 因此可以实现的传输速度越高; 上拉电阻的阻值越大, SDA 的电平上升时间越长, 因此可以实现的传输速度就越低。通常, 在快速或高速模式下, SDA 上拉电阻的推荐值为 1.5K 到 3.5K, 在标准模式下推荐值为 3.5K 到 12K。
- SCL 仅当所连接的 MCU 的 IO 输出为漏极开路模式时才需要外接上拉电阻, 但通常为了减少上电复位后一些意外的干扰对 EEPROM 所造成的影响, 建议为 SCL 选择适当的上拉电阻, 以使 EEPROM 在上电复位后能位于一个确定的高电平状态。此上拉电阻的阻值选择建议与 SDA 上拉电阻的阻值相同, 以保证总线电气特性上的一致。

五、Write Cycle 的检测

及时有效的检测出 EEPROM 内部的 Write Cycle 是否结束，可以提高命令执行的效率。当上一个写入操作的 STOP Condition 发生后，EEPROM 开始其内部的 Write Cycle，此时就可以开始监控 Write Cycle 是否完成，监控的主要步骤如下：

1. 对要监测的 EEPROM 发起一个伪写操作，该伪写操作由一个 START Condition 加上 Slave Address 组成，如图 10 所示；

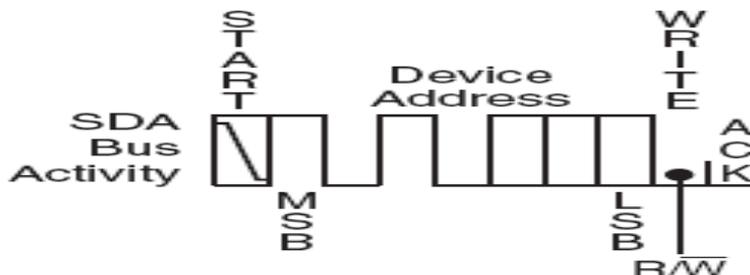


图 10. Write Cycle 的检测

2. 检查是否收到 EEPROM 返回的 ACK，如果 Write Cycle 完成，将能够收到 ACK，如果没有完成，则不能收到 ACK，这时可以重复步骤 1、2，直到 Write Cycle 完成。

以上步骤相关示例代码可参考第十章。

六、写保护的应用

GIANTEC 的 34 系列的 EEPROM 都提供软件写保护功能，但只有 GT34C02 提供硬件写保护功能。具体如下：

1. 硬件写保护

GIANTEC 的 34C02 在硬件上提供了写保护的功能，此功能可通过对 WP 引脚的配置来实现，当 WP 置高电平时，将启动写保护功能，此时对 EEPROM 的写操作将会被忽略；当 WP 置低电平时或浮空时，将禁止写保护功能，此时可以对 EEPROM 进行写入操作。实际应用中可以将 WP 连至 Vcc 或 Gnd，也可以连至 MCU 的 IO 脚，以实现灵活控制。当由软件控制 EEPROM 的写保护功能时，建议在写操作的 Start Condition 之前将 WP 根据需要置高或置低，并保持稳定，以确保 EEPROM 能及时发现写保护是否开启。

2. 软件写保护

GIANTEC 的 34 系列包括 34C02 和 34TS02 都提供软件写保护功能，可以通过发送特定的指令，对 00H~7FH 地址存储区进行可恢复的和永久的写保护。详细指令如表 1.1：

Memory Area Function	Slave Address							
	D3	D2	D1	D0	A2	A1	A0	R/W
SWP	0	1	1	0	0	0	1	0
CWP	0	1	1	0	0	1	1	0
PSWP	0	1	1	0	A2	A1	A0	0
Read SWP	0	1	1	0	0	0	1	1
Read CWP	0	1	1	0	0	1	1	1
Read PSWP	0	1	1	0	A2	A1	A0	1

表 1.1

在应用中需要注意以下几点：

- (1) 针对 34C02 系列 EEPROM，设置 WP 可以实现对整个数据存储区的写保护，在发送 SWP,CWP,PSWP 指令时要关闭 EEPROM 的硬件保护，即 WP=0；
- (2) 软件写保护指令的高 4 位为 0110，与正常的 EEPROM 读写指令 1010 不同。另软件写保护指令对 A0, A1, A2 有相应要求，如 SWP 指令要求 A2, A1 必须为低，A0 必须为高。详细要求见表 1.1；
- (3) 软件写保护指令保护的是低半地址数据存储区，高半数据存储区不受软件写保护控制。软件写保护有 2 种，一种是可恢复性软件写保护 SWP，它可以通过 CWP 来清除软件写保护功能。另一种是永久的软件写保护 PSWP，如果 PSWP 标志被设置成 1，保护区将成为不可逆转的只读。

七、34TS 系列的温度传感器应用

Giantec 的 34TS02 内置温度传感器，对温度传感器的应用做以下几点说明：

1. 严禁对控制状态寄存器进行错误的写操作；
2. 对寄存器读写操作的 slave address 为 0011；
3. 对控制状态寄存器选择由 Pointer register 来控制；
4. 上电后对寄存器的配置步骤一般为：
第一步：配置 Upper/Lower Alarm Window register 和 Critical Limit register；
第二步：配置 Capability register；
第三步：配置 Configuration register。

八、数据吞吐量

为了提高数据吞吐量，可以从以下几方面考虑：

1. 在相应的 EEPROM 所支持的传输速度范围内提高数据传输频率，即可以提高 MCU 对 EEPROM 的操作速度（硬件上可以选用速度较快的 MCU 或者为 MCU 选择较高频率的晶振，例如对于一个传统的 8051 MCU，至少需要选用 36MHz 的晶振，才有可能实现 1Mbps 的波特率；软件上可以尽可能减少 SCL 电平翻转之间的延时，如尽量使用用时较少的指令来改变 SCL, SDA 的状态，象使用 SETB 可以比使用 MOV 要节约一个机器周期的时间），同时在允许范围内减小 SDA 上拉电阻的阻值（参考第四章所述），以匹配 MCU 的操作速度，但采用此种方式提高数据的吞吐量将增加一定的系统功耗；
2. 尽量采用 Page Write 的方式写入一组数据，以降低协议消耗时间和内部写入时间，从而提高传输效率；
3. 尽量采用 Sequential Read 的方式读出一组数据，以降低协议消耗时间，从而提高传输效率；
4. 在 EEPROM 开始一个内部的 Write Cycle 时，建议采用第五章所述的方法检测 Write Cycle 是否结束，以及及时进行下一步操作。传统的延时等待的方法，难免会有一些时间上的冗余，因此会降低传输效率。

九、典型应用的原理图

1. I²C 总线上只有一个 EEPROM，参见图 1 所示，如果不需要由 MCU 控制 EEPROM 的写保护功能，则 EEPROM 的 WP 引脚可以连接至 Vcc，从而将 EEPROM 设置为只读，或者连至 Gnd 或浮空，从而将 EEPROM 设置为可读写；
2. I²C 总线上有多个 EEPROM 时，与第一种情况类似，所不同的是需要为每个 EEPROM 设置一个地址，即改变引脚 A0, A1, A2 的状态。如图 11 所示，从左至右，地址分别为由 0 到 7，之后在主设备访问时，通过设置对应的命令字段 Slave Address 中的 A0, A1, A2 的值，即可访问到对应的设备，Slave Address 的格式如图 12 所示。例如当配置某个 EEPROM 的引脚 A0、A1、A2 的状态分别为 high, high, low 时，则写该 EEPROM 时的 Slave Address 应为二进制 10100110。

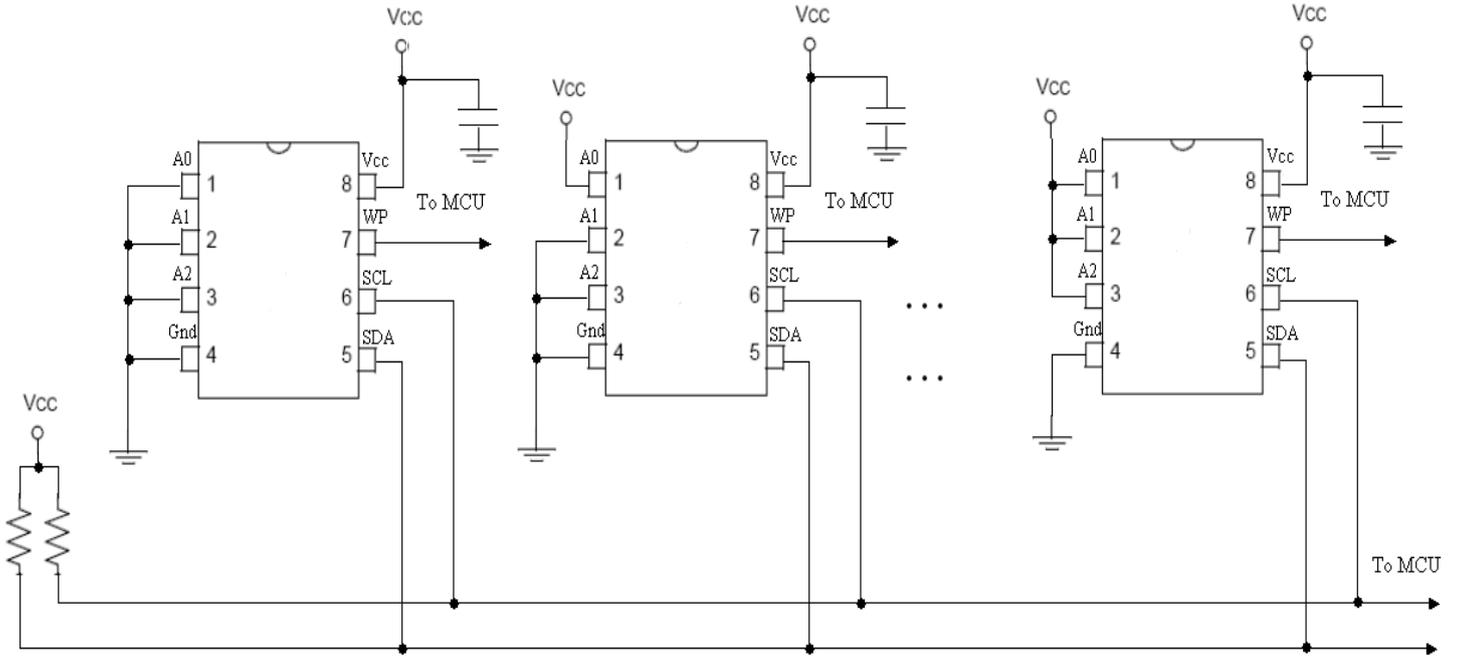


图 11. 34C02 系列多个 EEPROM 共享 I²C 总线

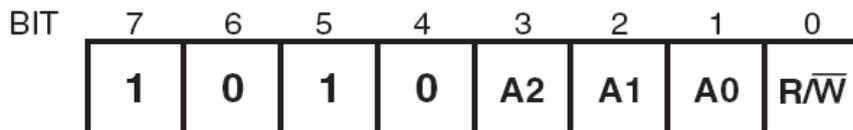
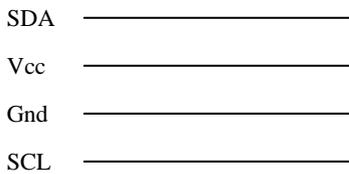


图 12 . Slave Address

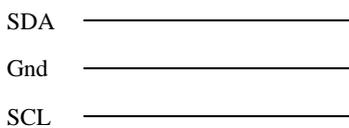
十、PCB Layout 的注意事项

为了在 PCB Layout 上，使 I2C 总线线路的串扰和干扰最小，SDA 和 SCL 应尽量成对走线，且走线尽可能短，当因设计需要而使走线长度超过 10cm 时可考虑以下两种走线方法：

- 总线中包含 Vcc 和 Gnd 的走线方法：

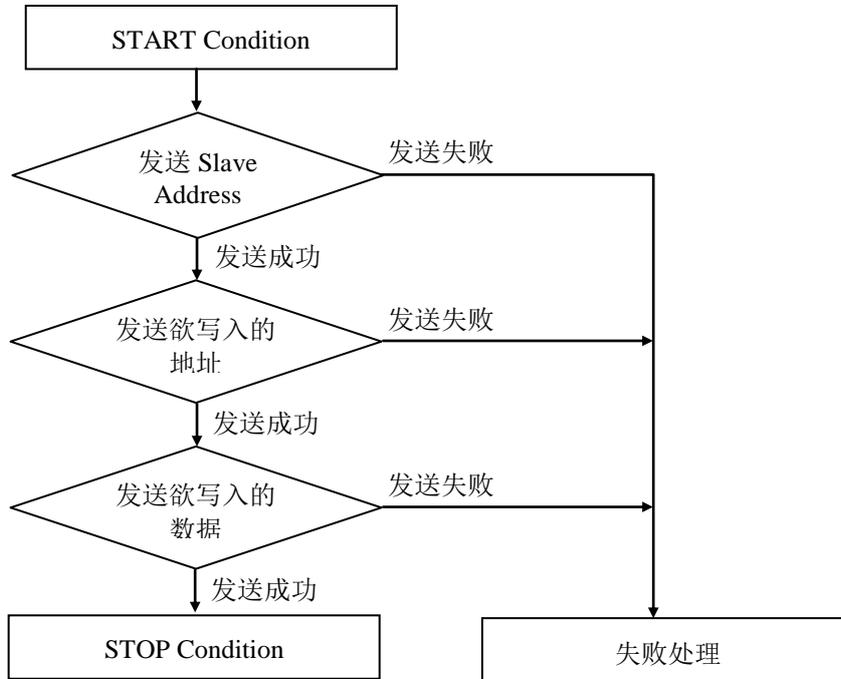


- 总线中仅有 Gnd 的走线方法：

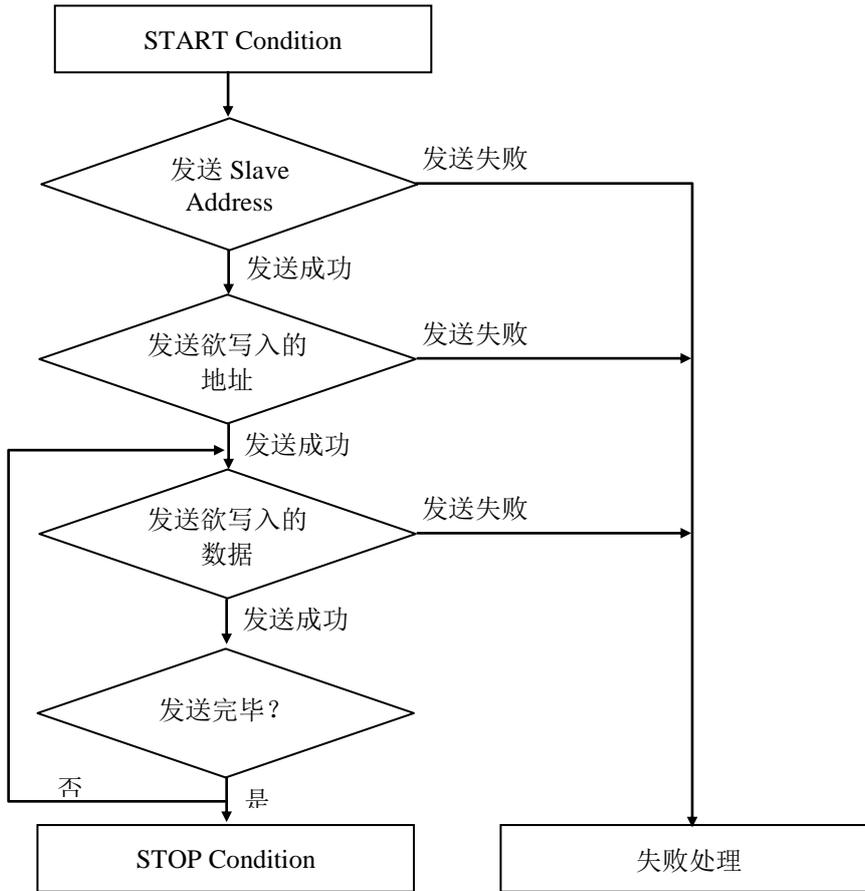


十一、 软件的参考设计流程图

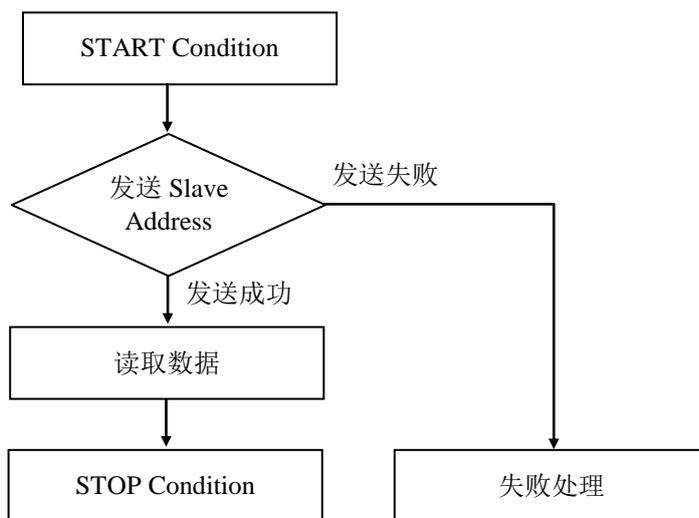
1. 字节写操作流程图中:



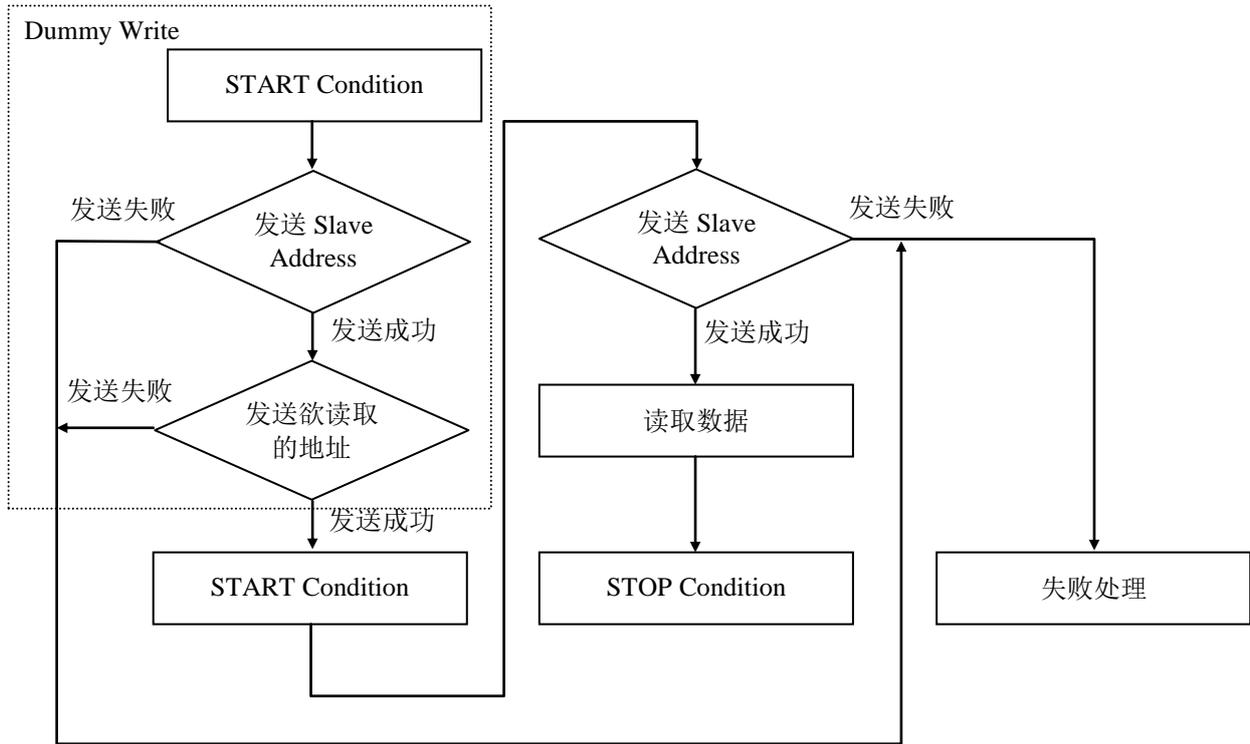
2. 页写操作流程图中:



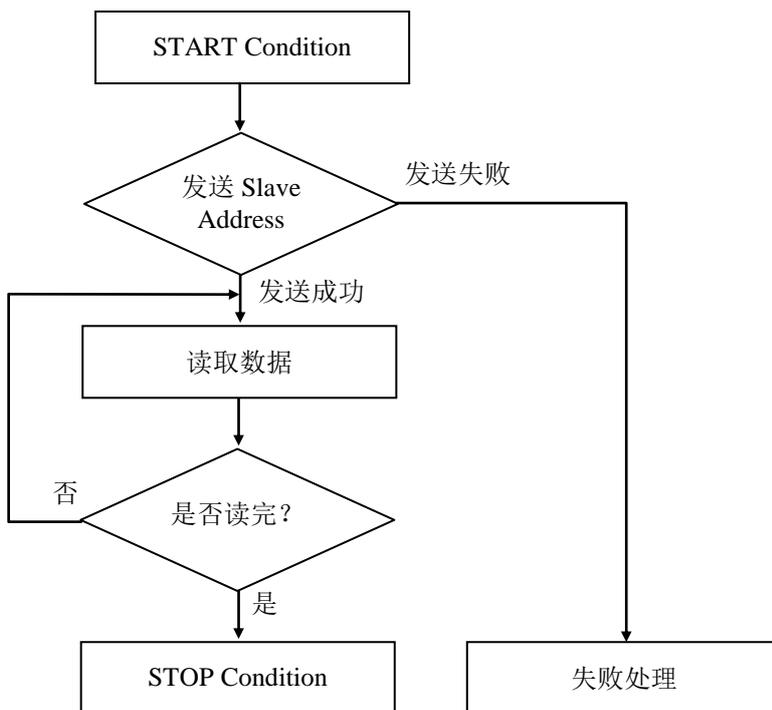
3. 当前地址读操作流程图中:



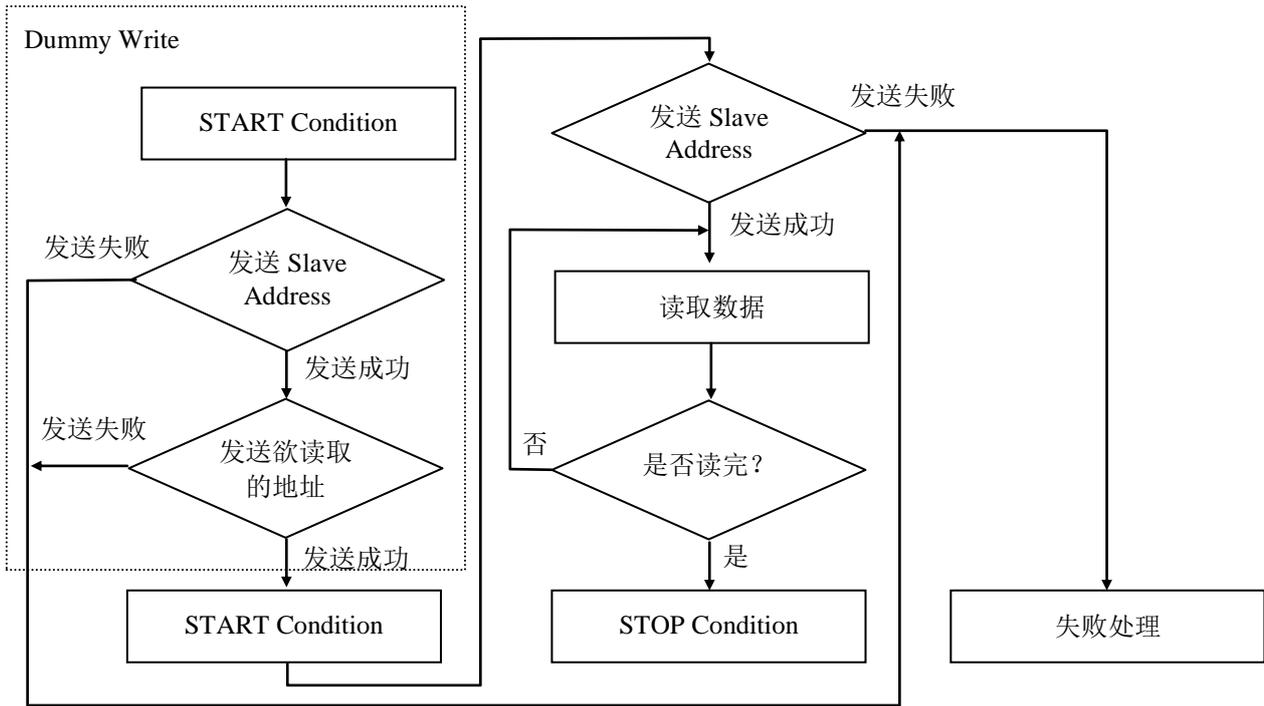
4. 任意地址读操作流程图:



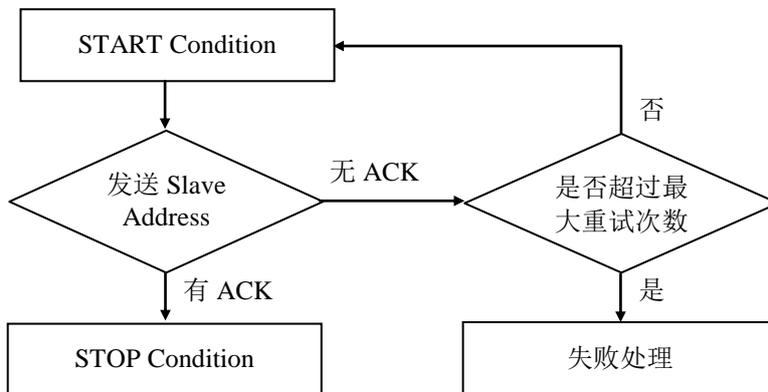
5. 当前地址起始连续读操作流程图:



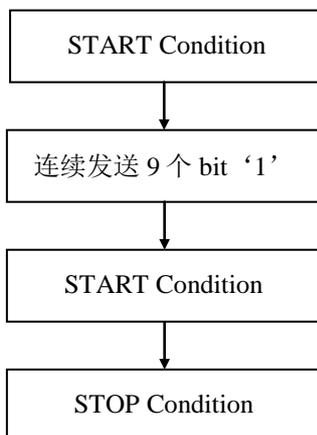
6. 任意地址起始连续读操作流程图:



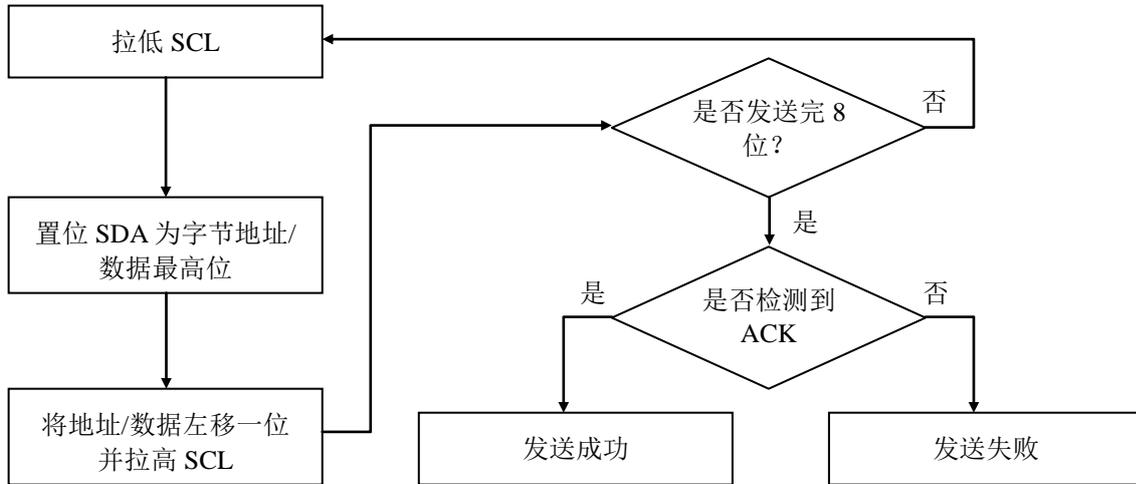
7. Write Cycle 检测流程图:



8. 软件复位流程图:



9. 按位发送字节地址或数据流程图:



10. 按位读取数据流程图:

